

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-079159

(43)Date of publication of application : 20.03.1995

(51)Int.Cl.

H03L 7/093

H03L 7/089

(21)Application number : 05-221572

(71)Applicant : NEC CORP

(22)Date of filing : 07.09.1993

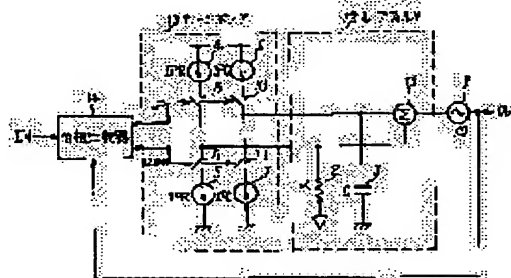
(72)Inventor : FUJII TAKASHI

(54) CHARGE PUMP TYPE PHASE LOCKED LOOP

(57)Abstract:

PURPOSE: To provide a charge pump type phase locked loop realized by using resistors and capacitors whose resistance and capacitance are comparatively small even in the case of the phase locked loop having a narrow band.

CONSTITUTION: A loop filter 12 and a charge pump 13 of the charge pump type phase locked loop are made up of a 1st charge pump supplying/receiving a current I_{PR} to/from a resistor 2, a 2nd charge pump supplying/receiving a current I_{PC} to/from a capacitor 3, and an adder circuit 15 adding a terminal voltage of the resistor 2 and a terminal voltage of the capacitor 3.



LEGAL STATUS

[Date of request for examination] 24.03.1994

[Date of sending the examiner's decision of rejection] 28.10.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2778421

[Date of registration] 08.05.1998

[Number of appeal against examiner's decision of rejection] 09-20191

[Date of requesting appeal against examiner's decision of rejection] 27.11.1997

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2778421号

(45) 発行日 平成10年(1998) 7 月23日

(24) 登録日 平成10年(1998) 5 月 8 日

(51) Int.Cl.⁶

識別記号

F I

H 0 3 L 7/093

H 0 3 L 7/08

E

請求項の数 2 (全 5 頁)

(21) 出願番号 特願平5-221572

(22) 出願日 平成 5 年(1993) 9 月 7 日

(65) 公開番号 特開平7-79159

(43) 公開日 平成 7 年(1995) 3 月20日

審査請求日 平成 6 年(1994) 3 月24日

前置審査

(73) 特許権者 000004237

日本電気株式会社

東京都港区芝五丁目 7 番 1 号

(72) 発明者 藤井 隆

東京都港区芝五丁目 7 番 1 号 日本電気
株式会社内

(74) 代理人 弁理士 京本 直樹

審査官 彦田 克文

(56) 参考文献 特開 昭56-119520 (J P, A)

特開 平 4 - 6914 (J P, A)

特開 昭62-234415 (J P, A)

(58) 調査した分野(Int.Cl.⁶, D B 名)

H03L 7/093

(54) 【発明の名称】 チャージポンプ型位相同期ループ

1

(57) 【特許請求の範囲】

【請求項 1】 外部入力信号と電圧制御発振回路の出力信号との位相差を検出する位相比較器と、前記位相比較器の出力信号に従って電流のチャージおよびディスチャージを行うチャージポンプと、前記チャージポンプの出力電流を平滑化して前記電圧制御発振回路の制御電圧を生成するループフィルタと、前記ループフィルタの出力する制御電圧により出力信号の周波数を変化させる前記電圧制御発振回路よりなる位相同期ループにおいて、前記チャージポンプは並列に接続される第 1 および第 2 のチャージポンプを備え、前記ループフィルタは、一端は前記第 1 のチャージポンプの出力端に接続され、他端が固定電位に接続される抵抗と、一端が前記第 2 のチャージポンプの出力端に接続され、他端が接地される容量と、前記抵抗の一端と前記容量の一端が入力され、前記

2

抵抗の両端に発生する電圧と前記容量の両端に発生する電圧とを加算して、前記電圧制御発振回路の制御電圧を生成する加算回路とを備えることを特徴とするチャージポンプ型位相同期ループ。

【請求項 2】 外部入力信号と電圧制御発振回路の出力信号との位相差を検出する位相比較器と、前記位相比較器の出力信号に従って電流のチャージおよびディスチャージを行うチャージポンプと、前記チャージポンプの出力電流を平滑化して前記電圧制御発振回路の制御電圧を生成するループフィルタと、前記ループフィルタの出力する制御電圧により出力信号の周波数を変化させる前記電圧制御発振回路よりなる位相同期ループにおいて、前記チャージポンプは並列に接続される第 1 および第 2 のチャージポンプを備え、前記ループフィルタは、非反転入力端子が前記第 1 のチャージポンプの出力端子に接

続され反転入力端子が前記第2のチャージポンプの出力端子に接続され出力端子が前記電圧制御発振回路に接続された演算増幅回路と、一端が前記第1のチャージポンプの出力端子及び前記演算増幅回路の非反転入力端子に接続され他端が固定電位に接続された抵抗と、一端が前記第2のチャージポンプの出力端子及び前記演算増幅回路の反転入力端子に接続され他端が前記演算増幅回路の出力端子に接続された容量とを備えたことを特徴とするチャージポンプ型位相同期ループ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は位相同期ループに関し、特にチャージポンプ型位相同期ループに関する。

【0002】

【従来の技術】MOS集積化回路に適した位相同期ループの構成として、チャージポンプ型位相同期ループがよく用いられる。チャージポンプ型位相同期ループの構成例は、たとえば文献「Charge-Pump Phase-Lock Loops, IEEE TRANSACTIONS ON COMMUNICATIONS, VOL. COM-28, No. 11, NOVEMBER 1980」に記載されている。従来のチャージポンプ型位相同期ループ全体の構成を示す図3を参照すると、このチャージポンプ型位相同期ループは、電圧制御発振回路31と、ループフィルタ32と、チャージポンプ33と位相比較器34とを有している。

【0003】入力INと出力OUTは位相比較器34でその位相を比較される。入力INの位相が出力OUTの位相より進んでいればUP信号、遅れていればDOWN信号が出力される。UPまたはDOWNの信号が出力される時間は入力INと出力OUTの位相差に相当する時間である。このUPまたはDOWNの信号がループフィルタ32で平滑され電圧制御発振回路31に入力されるので、負帰還的作用により出力信号OUTの位相は入力信号INの位相に近づき、やがて一致する。

【0004】さらに、この従来のチャージポンプ型位相同期ループのループフィルタ32およびチャージポンプ33の具体的構成を示す図4を参照すると、このループフィルタ32は、抵抗値Rの抵抗42と、容量値Cの容量43とから構成され、チャージポンプ33は、電流値IPの定電流源44および45と、信号UPにて開閉が制御されるスイッチ46と、信号DOWNにて開閉が制御されるスイッチ47とから構成される。

【0005】次に、チャージポンプ型位相同期ループのループフィルタ32およびチャージポンプ33のそれぞれの動作について説明する。

【0006】図4に示すチャージポンプ33は、位相比較器34からの入力信号UPが入力されるとスイッチ46が閉じ、定電流源44より電流IPがループフィルタ32の抵抗42と容量43に流入する。電流IPが流入

している期間中、抵抗42の両端には電圧値(IP*R)の矩形状の電圧が、容量43の端子には傾き(IP/C)の積分電圧が生じる。

【0007】また、入力信号DOWNが入力されるとスイッチ47が閉じ、定電流源45より電流IPが抵抗42と容量43から流出する。電流IPが流出している期間中、抵抗42の両端には電圧値(-IP*R)の矩形状の電圧が、容量43の端子には傾き(-IP/C)の積分電圧が生じる。

10 【0008】チャージポンプ型の位相同期ループは、この電流源44および45と容量43による積分作用によりループフィルタの役割を果たしている。抵抗42が容量43に直列に挿入されていることによりループの次数は2次となる。位相同期ループの特性を決めるファクタである自然周波数 ω_n と減衰率 ε はそれぞれ次のように表される。

【0009】

$$\omega_n = \sqrt{(K0 * IP) / (2 * \pi * C)} \quad \dots\dots (1)$$

$$\xi = (R * C / 2) * \omega_n \quad \dots\dots (2)$$

【0010】ここで、K0は電圧制御発振回路の利得である。

【0011】

【発明が解決しようとする課題】しかしながら、従来のチャージポンプ型位相同期ループには次に示すような問題点がある。

30 【0012】すなわち、2次の位相同期ループにおいては、減衰率 ε を $\varepsilon < 1$ とすると不足制動となって出力にリングングが発生する。そのために、通常は $\varepsilon = 1.4$ 程度の値を用いる。

【0013】一方、ループの帯域を決定するのは自然周波数 ω_n であるので、所望の ε と ω_n を得るために必要となる(R*C)の積は式(2)から決定される。ところが、ループの帯域を狭くしたい場合、言い換えると ω_n を小さくしたい場合には、(R*C)の積を大きくしなくてはならなくなる。集積化回路においては、大容量のCや高抵抗のRを用いることは、そのチップ面積のうち大きな部分を占有する問題点がある。

【0014】

40 【課題を解決するための手段】本発明のチャージポンプ型位相同期ループは、外部入力信号と電圧制御発振回路の出力信号との位相差を検出する位相比較器と、前記位相比較器の出力信号に従って電流のチャージおよびディスチャージを行うチャージポンプと、前記チャージポンプの出力電流を平滑化して前記電圧制御発振回路の制御電圧を生成するループフィルタと、前記ループフィルタの出力する制御電圧により出力信号の周波数を変化させる前記電圧制御発振回路よりなる位相同期ループにおい

て、前記チャージポンプは並列に接続される第1および第2のチャージポンプを備え、前記ループフィルタは、一端は前記第1のチャージポンプの出力端に接続され、他端が固定電位に接続される抵抗と、一端が前記第2のチャージポンプの出力端に接続され、他端が接地される容量と、前記抵抗の一端と前記容量の一端が入力され、前記抵抗の両端に発生する電圧と前記容量の両端に発生する電圧とを加算して、前記電圧制御発振回路の制御電圧を生成する加算回路とを備える構成である。

【0015】また、本発明の他のチャージポンプ型位同期ループは、外部入力信号と電圧制御発振回路の出力信号との位相差を検出する位相比較器と、前記位相比較器の出力信号に従って電流のチャージおよびディスチャージを行うチャージポンプと、前記チャージポンプの出力電流を平滑化して前記電圧制御発振回路の制御電圧を生成するループフィルタと、前記ループフィルタの出力する制御電圧により出力信号の周波数を変化させる前記電圧制御発振回路よりなる位相同期ループにおいて、前記チャージポンプは並列に接続される第1および第2のチャージポンプを備え、前記ループフィルタは、非反転入力端子が前記第1のチャージポンプの出力端子に接続され反転入力端子が前記第2のチャージポンプの出力端子に接続され出力端子が前記電圧制御発振回路に接続された演算増幅回路と、一端が前記第1のチャージポンプの出力端子及び前記演算増幅回路の非反転入力端子に接続され他端が固定電位に接続された抵抗と、一端が前記第2のチャージポンプの出力端子及び前記演算増幅回路の反転入力端子に接続され他端が前記演算増幅回路の出力端子に接続された容量とを備えた構成である。

【0016】

【0017】

【実施例】次に、本発明のチャージポンプ型位同期ループを図面を参照して説明する。本発明の第1の実施例のチャージポンプ型位同期ループを示す図1を参照すると、この実施例のチャージポンプ型位同期ループは、電圧制御発振回路1と、ループフィルタ12と、チャージポンプ13と、位相比較器14とを有している。この実施例の電圧制御発振回路1および位相比較器14は従来のチャージポンプ型位同期ループの電圧制御回路31および位相比較器34と同じ機能を有している。

【0018】さらに、この実施例のチャージポンプ型位同期ループのループフィルタ12は、抵抗値Rの抵抗2と、容量値Cの容量3と、抵抗2と容量3の端子電圧を加算する加算回路15とを有し、チャージポンプ13は、電流値IPRの定電流源4および5と、電流値IPCの定電流源6および7と、信号UPにて開閉が制御されるスイッチ8および10と、信号DOWNにて開閉が制御されるスイッチ9および11とを有している。

【0019】この実施例のチャージポンプ型位同期ループの構成要素と従来型のチャージポンプ型の位相同期

ループの構成要素の相違は、抵抗2と容量3とが直列には接続されておらず、それぞれ定電流源4および5ならびにスイッチ8および9で構成される第1のチャージポンプと、定電流源6および7ならびにスイッチ10および11で構成される第2のチャージポンプとに接続されている点と、抵抗端に容量端の電圧を加算する加算回路15を有する点である。

【0020】したがって、この実施例と従来例との動作上の相違点は次の通りである。すなわち、入力信号UPまたはDOWN信号が入力されると、抵抗2の両端には電圧値(IPR * R)の矩形波の電圧が、容量3の両端には傾き(IPC / C)の積分電圧が生じ、この二つの電圧が加算回路15にて加算されて電圧制御発振回路1に加えられる。

【0021】この場合、位相同期ループの特性を決めるファクタである自然周波数 ω_n と減衰率 ε はそれぞれ次のように表される。

【0022】

$$\omega_n = \sqrt{(K0 + IPC) / (2 * R * C)} \quad \dots\dots (3)$$

$$\varepsilon = (R * C / 2) * (IPR / IPC) * \omega_n \quad \dots\dots (4)$$

【0023】この結果、本発明によるチャージポンプ型位相同期ループにおいては、(1)式および(4)式を比較すると、電流値IPが電流値IPRと電流値IPCに分離されたことによって、パラメータの自由度が1つ増えている。したがって、電流値IPRおよびIPCの比(IPR / IPC)の値を適切に選択することによって比較的小さな(R * C)の積の値に対しても所望の自然周波数 ω_n と減衰率 ε の値を得られるようになる。

【0024】このことによって、集積化回路上に実現する上で問題とならないレベルの容量の容量値Cと抵抗の抵抗値Rのそれぞれの値を選択できるようになり、従来の回路で見られたような、大容量の容量値Cや高抵抗の抵抗値Rを用いることにより非常に大きな面積を占有するという欠点は克服できる。

【0025】次に、本発明の第2の実施例のチャージポンプ型位同期ループを説明する。

【0026】図2を参照すると、この実施例のチャージポンプ型位同期ループは、抵抗値Rの抵抗24と、容量値Cの容量23と、演算増幅回路25以外は第1の実施例のチャージポンプ型位同期ループと同一構成要素を有しているので、その構成要素には同じ参照符号を付し図示するだけに留め、詳細な説明は省略する。

【0027】また、演算増幅回路25が加算回路と積分回路の役割を果たしており、この演算増幅回路25の出力には第1の実施例のチャージポンプ型位同期ループと同様の出力が得られるので、第1の実施例の場合とまったく同様の効果が得られる。

【0028】

【発明の効果】以上説明したように、本発明のチャージポンプ型位同期ループによれば、チャージポンプを並列に接続される第1および第2のチャージポンプより構成し、ループフィルタを第1のチャージポンプの出力電流を流し込ませる抵抗と、第2のチャージポンプの出力電流を積分する容量と、抵抗に発生する電圧と容量に発生する電圧とを加算する加算回路から構成したことにより、従来と比較して小さな抵抗や容量を用いて位同期ループを構成することができるという効果を有する。

【図面の簡単な説明】

【図1】本発明の第1の実施例のチャージポンプ型位同期ループの構成を示す図である。

【図2】本発明の第2の実施例のチャージポンプ型位同期ループの構成を示す図である。

【図3】従来のチャージポンプ型位同期ループの構成を示す図である。

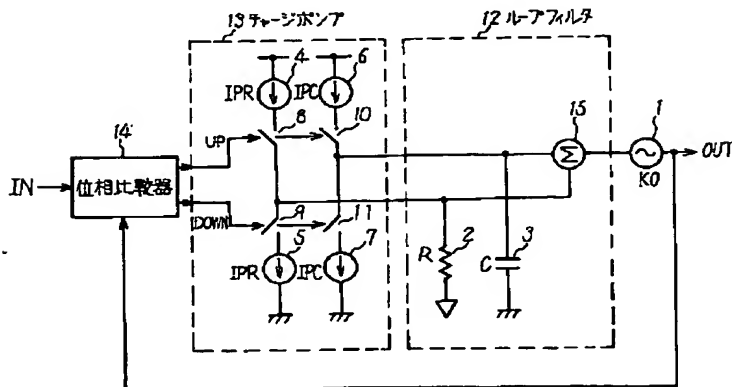
*

*【図4】図3に示すチャージポンプ型位同期ループのループフィルタおよびチャージポンプの構成を示すブロック図である。

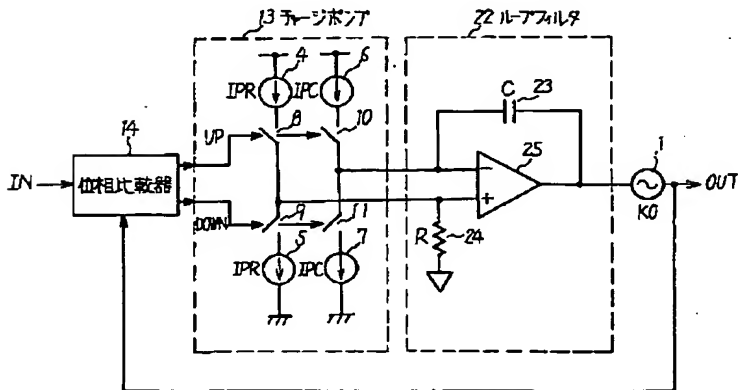
【符号の説明】

- 1, 31 電圧制御発振回路
- 2, 24, 42 抵抗
- 3, 23, 43 容量
- 4, 5, 6, 7, 44, 45 定電流源
- 8, 9, 10, 11, 46, 47 スイッチ
- 12, 22, 32 ループフィルタ
- 13, 33 チャージポンプ
- 14, 34 位相比較器
- 15 加算器
- 25 演算増幅回路
- IN 入力信号
- OUT 出力信号

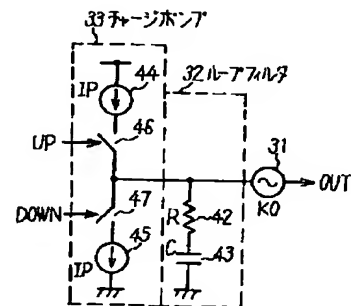
【図1】



【図2】



【図4】



【図3】

